

## 明細書

## 有機エレクトロルミネッセンス表示パネル及びその製造方法

## 5 技術分野

本発明は、電流の注入によって発光するエレクトロルミネッセンスを呈する有機化合物材料からなる発光層を含む1以上の薄膜（以下、有機機能層という）を備えた有機エレクトロルミネッセンス素子（以下、有機EL素子という）に

関し、特に、複数の有機EL素子が基板上に形成された有機エレクトロルミネ

10 ッセンス表示パネル（以下、有機EL表示パネルという）に関する。

## 背景技術

有機EL素子は、発光層を含む有機機能層を表示電極である陽極及び陰極間に挟んだ形態で基本的に構成され、両電極から注入された電子と正孔が再結合

15 時の励起子が励起状態から基底状態に戻り光を生じさせる。例えば、図1に示

すように、透明基板1上に、陽極の透明電極2と、有機機能層3と、陰極の金

属電極4とが順次積層されて有機EL素子は構成され、透明基板側から発光を

得る。発光を取り出すために、陽極、陰極の少なくとも何れかは、透明又は半

透明である必要がある。有機機能層3は、例えば、図1に示すように、透明電

20 極2側から積層された正孔注入層31／正孔輸送層32／発光層33／電子輸

送層34など、それぞれの機能を持つ複数の層からなる。

このような有機EL素子を複数設けて複雑な表示を可能とすることができます。

例えば、マトリクス表示タイプの有機EL表示パネルや、所定発光パターンを有するものが知られている。

図2は、一例として第1表示電極2を平行に並べた複数の有機EL素子（第2表示電極4は複数の第1表示電極2に直交している）からなる有機EL表示パネルの部分断面図を示す。第1表示電極2と第2表示電極4（以下、それぞれ単に、第1電極、第2電極という）に挟持された有機機能層3の膜厚は通常、100nm～1μm程度と非常に薄いため、図2に示すような電極のエッジ部EDでは電界集中が生じ、最悪の場合、有機機能層3の絶縁破壊が生じ、第1電極2と第2電極4が短絡（以下、単に、ショートという）してしまう。

10 ショートの問題を改善する方法が、例えば、特開2002-25781号公報及び特開2002-246173号公報（以下、それぞれ特許文献1及び2という）などに開示されている。

特許文献1の技術では、図3のように第1電極2間にスペース部に絶縁有機層5を設けている。このようにして第1電極2のエッジを絶縁有機層5で覆えば、ショートは生じにくくなる。更に、特許文献1は、従来のポリイミド膜などを用いる場合の欠点を指摘し、絶縁有機層5を有機機能層5の形成法と同じマスク蒸着で行うことにより、第1電極2、絶縁有機層5、有機機能層3、第2電極4を、大気に曝すことなく真空一貫工程で作製することを提案している。

20 特許文献2では、第1電極をパターニングするレジストパターンを利用して、アモルファスカーボンなどを第1電極間に充填するようにして形成し、第1電極の段差を小さくし、ショートを防止する方法を開示している。

## 発明の開示

しかしながら、図2のような構造では、特許文献1が指摘する通り、第1電極2のエッジ部分EDでショートが生じるという問題があった。

5 図3のように絶縁有機層5を設ける構造では、絶縁層材料としてポリイミドなどをフォトリソグラフィーで形成すると、特許文献1が指摘する通り、工程が複雑になったり、絶縁有機層5中の微量水分が素子に悪影響を及ぼし、ダークスポットが拡大する、などの問題を生じた。更に、図3のように第1電極2と絶縁有機層5が重なり部分OLだけ発光領域が狭くなり、開口率が低下、高  
10 輝度なディスプレイを実現することが困難であった。

特許文献1が提案するように、絶縁層を、大気に曝すことなく真空一貫工程で、有機機能層と同様にマスク蒸着によって形成すれば、ダークスポット拡大の問題は解決できる。しかし、有機EL素子に不可欠な、第1電極、有機機能層、第2電極以外に別材料で絶縁層を形成しなくてはならず、工程が複雑に  
15 なる問題と、開口率が低下する問題は残る。また、マスク蒸着など、大気に曝すことなく真空一貫工程で行うことのできる絶縁膜のパターン形成方法は、フォトリソグラフィーなど真空外の工程を含む形成法に比べ、パターン精度が劣り、画素の小さい、高精細なディスプレイを実現することは困難であった。

特許文献2が提案するように、第1電極間をアモルファスカーボンなどで充  
20 填する方法は、第1電極の上面と、充填する膜の上面が、ほぼ同一平面になるように平らに形成すれば、ショート防止の効果は非常に高い。しかし実際は、第1電極をエッチングする際、サイドエッチングが生じて第1電極の幅が細く

なり、図4に示すように、第1電極2と充填するアモルファスカーボン膜6との間に隙間Gができやすい。また、充填するアモルファスカーボン膜6を、第1電極2と全く同じ膜厚に制御するのは困難であり、第1電極の段差を完全になくすることはほぼ不可能である。これらの問題は、特に基板が大型化すると顕著になる。仮に、サイドエッチング、膜厚の制御などの問題を解決し、理想の状態を形成できたとしても、別材料のアモルファスカーボンで絶縁層を形成しなくてはならないのは、特許文献1と同じであり、工程が複雑になってしまう。

また、上記のような構造では、第1電極パターン、絶縁膜パターンなどによりそれぞれ段差が生じ、素子を保護膜によって封止する際、段差部分で保護膜が不完全に形成されやすくなり、素子作製の歩留まりが悪化したり、素子の耐久性が減少する場合があった。

そこで、本発明の解決しようとする課題には、有機EL素子の電極エッジ部分の段差を解消した有機EL表示パネル及びその製造方法を提供することが例として挙げられる。

請求項1記載の有機エレクトロルミネッセンス表示パネルは、各々が第1及び第2表示電極並びに前記第1及び第2表示電極間に挟持かつ積層された少なくとも1層の有機化合物からなる発光層を含む有機機能層からなる複数の有機エレクトロルミネッセンス素子と、前記複数の有機エレクトロルミネッセンス素子を担持する基板と、からなる有機エレクトロルミネッセンス表示パネルであって、前記第1及び第2表示電極の少なくとも一方の電極群は前記複数の有機エレクトロルミネッセンス素子に共通して形成された共通層からなり、前記共通層が前記有機エレクトロルミネッセンス素子に対応する低抵抗部と前記低

抵抗部に接合しこれより高い抵抗率を有する高抵抗部とからなることを特徴とする。

請求項 9 記載の有機エレクトロルミネッセンス表示パネルの製造方法は、各々が第 1 及び第 2 表示電極並びに前記第 1 及び第 2 表示電極間に挟持かつ積層された少なくとも 1 層の有機化合物からなる発光層を含む有機機能層からなる複数の有機エレクトロルミネッセンス素子と、前記複数の有機エレクトロルミネッセンス素子を担持する基板と、からなる有機エレクトロルミネッセンス表示パネルの製造方法であって、導電性を有する共通層を形成する工程と、前記共通層の前記抵抗率より高い抵抗率の高抵抗部を部分的に生成して、前記高抵抗部より低い抵抗率の低抵抗部を画定して、前記低抵抗部を前記第 1 及び第 2 表示電極の少なくとも一方として形成する高抵抗化処理工程と、を含むことを特徴とする。

請求項 13 記載の有機エレクトロルミネッセンス表示パネルの製造方法は、各々が第 1 及び第 2 表示電極並びに前記第 1 及び第 2 表示電極間に挟持かつ積層された少なくとも 1 層の有機化合物からなる発光層を含む有機機能層からなる複数の有機エレクトロルミネッセンス素子と、前記複数の有機エレクトロルミネッセンス素子を担持する基板と、からなる有機エレクトロルミネッセンス表示パネルの製造方法であって、導電性を有する共通層を形成する工程と、前記共通層の前記抵抗率より低い抵抗率の低抵抗部を部分的に生成して、前記低抵抗部より高い抵抗率の高抵抗部を画定して、前記低抵抗部を前記第 1 及び第 2 表示電極の少なくとも一方として形成する低抵抗化処理工程と、を含むことを特徴とする。

請求項 1 7 記載の有機エレクトロルミネッセンス表示パネルの製造方法は、各々が第 1 及び第 2 表示電極並びに前記第 1 及び第 2 表示電極間に挟持かつ積層された少なくとも 1 層の有機化合物からなる発光層を含む有機機能層からなる複数の有機エレクトロルミネッセンス素子と、前記複数の有機エレクトロルミネッセンス素子を担持する基板と、からなる有機エレクトロルミネッセンス表示パネルの製造方法であって、高抵抗な共通層を形成する工程と、前記共通層の前記抵抗率より高い抵抗率の高抵抗部を部分的に生成して、前記高抵抗部より低い抵抗率の低抵抗部を画定する高抵抗化処理工程と、前記低抵抗部において前記共通層の前記抵抗率より低い抵抗率の第 2 低抵抗部を部分的に生成して、前記第 2 低抵抗部を前記第 1 及び第 2 表示電極の少なくとも一方として形成する低抵抗化処理工程と、を含むことを特徴とする。

#### 図面の簡単な説明

図 1 は、有機 EL 素子を模式的に示す断面図である。

図 2 及び図 3 は、有機 EL 表示パネルを模式的に示す部分断面図である。

図 4 は、有機 EL 表示パネル製造工程における有機 EL 表示パネルの一部を模式的に示す部分断面図である。

図 5 は、本発明による第 1 実施形態の有機 EL 表示パネルを模式的に示す部分断面図である。

図 6 は、本発明による実施形態の有機 EL 表示パネル製造工程における有機 EL 表示パネルの一部を模式的に示す部分断面図である。

図 7 ～ 図 10 は、本発明による他の実施形態の有機 EL 表示パネル製造工程

における有機EL表示パネルの一部を模式的に示す部分断面図である。

図11～図13は、本発明による他の実施形態の有機EL表示パネルを模式的に示す部分断面図である。

図14は、本発明による他の実施形態の有機EL表示パネル製造工程における有機EL表示パネルの一部を模式的に示す部分平面図である。

図15は、本発明による他の実施形態の有機EL表示パネルを模式的に示す部分断面図である。

#### 発明を実施するための形態

10 本発明の実施形態を図面を参照しつつ説明する。

図5は、本発明の1実施形態のマトリクス表示タイプの有機EL表示パネルを概略部分断面を示す。図示するように、有機EL表示パネルは、例えば、ガラス、プラスチックなどの透明な基板1上に、導体又は半導体を含有する共通層20を備えている。共通層20は、高抵抗部21と、高抵抗部より低い抵抗率の低抵抗部22とからなり、低抵抗部22が第1電極22として機能し、高抵抗部21が低抵抗部22の第1電極を囲繞するように接合している。それぞれ有機EL素子は、低抵抗部の第1電極22と、有機機能層3と、第2電極4とが順次積層されて構成され、複数の有機EL素子の発光が基板1側から放射する。

20 このように第1実施形態では、基板1上の表示面の略全面に形成された共通層20に、抵抗の低い低抵抗部22と、抵抗の高い高抵抗部21とを設け、低抵抗部22を有機EL素子の第1電極22として用いる。図5に示す有機EL

表示パネル構造では、低抵抗部 2 2 が従来の第 1 電極パターン部に相当し、高抵抗部 2 1 が従来の第 1 電極間ギャップに相当する。さらに、発光は低抵抗部 2 2 の上方のみで生じ、各々の低抵抗部 2 2 は独立した第 1 電極として作用する。

5 第 1 電極 2 2 、第 2 電極 4 の何れか一方を陽極とし、他方を陰極とする。第 1 電極 2 2 、第 2 電極 4 の少なくとも何れかは、透明又は半透明である必要がある。第 1 電極 2 2 が透明である場合は基板側から、第 2 電極 4 が透明である場合は膜面側から、それぞれ発光を観察することができる。

第 1 電極 2 2 及び第 2 電極 4 の材料には、既知のものを用いることができる。

10 例えば、透明なものとして、I T O (indium tin oxide)、I Z O (indium zinc oxide) など、半透明なものとして、A l、M g、A g、A u、P t、P d、C r など金属からなる非常に薄い半透膜、不透明なものとして、A l、M g、A g、A u、P t、P d、C r などの金属、を用いることができる。これらの材料を用いて、スパッタ法、蒸着法、C V D 法などにより成膜する。

15 有機機能層は、図 1 と同様に正孔注入層／正孔輸送層／発光層／電子輸送層／電子注入層などからなるが、従来の有機 E L 素子と同様、既知の材料を用いることができる。また、発光層の単一層、あるいは有機正孔輸送層、発光層及び有機電子輸送層の 3 層構造、又は有機正孔輸送層及び発光層の 2 層構造、さらにこれらの適切な層間に電子或いは正孔の注入層やキャリアブロック層を挿入した積層体の有機機能層も適用できる。有機機能層は、これらの材料を、蒸着法、スピノコート法などを用いて成膜される。

共通層 2 0 の低抵抗部 2 2 (第 1 電極) のシート抵抗は、連続する電極のラ

イン抵抗による電圧降下を少なくするため、低い方が望ましい。少なくとも  $1 \times 10^6 \Omega/\square$  以下、好ましくは  $1 \times 10^4 \Omega/\square$  以下、最も好ましくは  $1 \times 10^2 \Omega/\square$  以下が望ましい。一方、隣り合う低抵抗部 22 (第 1 電極) 間の導通を避けるため、高抵抗部 21 (従来の第 1 電極のギャップに相当) の抵抗は 5 高い方が望ましい。少なくとも  $1 \times 10^6 \Omega/\square$  以上、好ましくは  $1 \times 10^8 \Omega/\square$  以上、最も好ましくは  $1 \times 10^{10} \Omega/\square$  以上が望ましい。

低抵抗部 22 と高抵抗部 21 のシート抵抗の差は大きい方が望ましい。少なくとも 2 枝、好ましくは 4 枝、最も好ましくは 6 枝以上の差があることが望ましい。

10 低抵抗部 22 と高抵抗部 21 からなる共通層 20 は、元々、同一の導体又は半導体を含有する層として形成され、その共通層 20 を、それぞれ低抵抗化処理又は及び高抵抗化処理することにより、低抵抗部 22 と高抵抗部 21 が形成される。例えば具体的には、以下の (1) ~ (3) のように各処理が実行される。

15 (1) 高抵抗な共通層を形成後、一部を低抵抗化処理する (図 6)。

図 6 A に示すように、基板 1 上に、導体又は半導体を含有し所定の抵抗率を有する共通層 20 を形成し、その表面から共通層 20 の所定の抵抗率より低い抵抗率の低抵抗部 22 を部分的に徐々に生成して (図 6 B)、低抵抗部 22 より高い所定の抵抗率の高抵抗部 21 を画定する (図 6 C : 低抵抗化処理工程)。こ 20 のように、低抵抗部 22 を第 1 電極として形成する。

(2) 低抵抗な共通層を形成後、一部を高抵抗化処理する (図 7)。

図 7 A に示すように、基板 1 上に、導体又は半導体を含有し所定の抵抗率を

有する共通層 2 0 を形成し、その表面から共通層 2 0 の所定の抵抗率より高い抵抗率の高抵抗部 2 1 を部分的に徐々に生成して（図 7 B）、高抵抗部 2 1 より低い抵抗率の低抵抗部 2 2 を画定する（図 7 C：高抵抗化処理工程）。このように、低抵抗部 2 2 を第 1 電極として形成する。

5 （3）所定の抵抗率を有する共通層を形成後、それぞれ高抵抗化処理、低抵抗化処理する（図 8）。

図 8 A に示すように、基板 1 上に、導体又は半導体を含有し所定の抵抗率を有する共通層 2 0 を形成する。

図 8 B に示すように、共通層 2 0 の所定の抵抗率より高い抵抗率の高抵抗部 2 1 を部分的に徐々に生成して（高抵抗化処理工程）、図 8 C に示すように、高抵抗部 2 1 より低い抵抗率の低抵抗部 2 2 を画定する。

図 8 D に示すように、低抵抗部 2 2 において共通層 2 0 の抵抗率より低い抵抗率の第 2 低抵抗部 2 2 を部分的に生成して（低抵抗化処理工程）、図 8 E に示すように、第 2 低抵抗部 2 2 を第 1 電極として形成する。

15 図 8 に示す工程では、便宜上、低抵抗化よりも高抵抗化処理を先に行っているが、低抵抗化処理を先に行っててもよい。

共通層 2 0 を、低抵抗部分と高抵抗部分に分けるには、例えば以下の現象（1）～（3）を利用することができます。

（1）化学変化を利用する。

20 例えば、金属など低抵抗材料を共通層として基板全面に形成した後、高抵抗部とすべき部分を、酸化、窒化又は硫化などの化学処理を部分的に行い酸化物、窒化物又は硫化物などを共通層中に生成することにより高抵抗部を形成する。

よって、高抵抗部は、硫黄、酸素及び窒素の少なくとも1成分を含有しつつ低抵抗部よりも酸素及び窒素の少なくとも1成分の含有量が多くなる。

又は、逆に、金属酸化物など高抵抗材料を共通層として基板全面に形成した後、低抵抗部とすべき部分を、部分的に還元反応することで低抵抗部を形成する。

よって、低抵抗部及び高抵抗部はこれらの抵抗率の差を発現せしめるに足りる量で、共通する導体又は半導体の成分以外の成分を含有する。すなわち、低抵抗部及び高抵抗部は共通する主成分を含有する。

(2) 結晶構造の変化を利用する。

一般に、物質の結晶構造が異なることにより、抵抗が変化する。例えば、アモルファスから、微結晶、小さな結晶、大きな結晶、と変化するにつれ粒界の存在量が少なくなり、物質の抵抗が低くなる傾向がある。また、同じ結晶でも結晶の種類により、抵抗が異なることが多い。

よって、高抵抗部は、非結晶又は多結晶構造を有しつつ低抵抗部よりも結晶構造の粒界の存在量が多い多結晶構造を有する。

(3) ドナー又はアクセプタのドープを利用する。

ドナー（n型伝導）又はアクセプタ（p型伝導）となる材料を半導体にドープすることにより、抵抗を低くできることが一般に知られている。逆に、予め半導体にドープしてあるドナー又はアクセプタを引き抜けば（アンドープ）、抵抗を高くすることができる。よって、高抵抗部は、ドナー又はアクセプタを含有しつつ低抵抗部よりもドナー又はアクセプタの含有量が少なくするようとする。

これらの現象を利用して、低抵抗化又は高抵抗化するには、例として具体的に以下の（1-a）～（3-b）のような方法が挙げられる。

（1-a）陽極酸化法――

例えばホウ酸アンモニウムなどのような溶液中で、マスク保護した基板から5露出した共通層部分に電界を印加することにより、溶液に触れた部分を酸化することができる。陽極酸化法を用いることができる共通層の金属として、例えば、Al、Mg、Ta、Ti、Nbなどが挙げられる。

（1-b）酸素を含む雰囲気中での加熱――

マスク保護した基板から露出した金属や透明電極材料など抵抗率の低い材料10からなる共通層部分を、酸素を含む雰囲気中で加熱すると、酸素に触れた部分が酸化して高抵抗化する。加熱方法としては、温風循環式オーブン、ホットプレート、赤外線ヒータ、基板全面にレーザを照射、など、基板全面にわたって加熱する方法や、集光したレーザを照射する方法など、部分的に加熱する方法がある。

15 同様に、窒素雰囲気や硫黄を含む雰囲気中で加熱を行えば、窒化、硫化を行うことができる。

（1-c）イオンビームを照射――

マスク保護した基板から露出した金属や透明電極材料など抵抗率の低い材料からなる共通層部分に、イオン化した酸素を加速して注入し、酸化させる。イ20オンビームを走査し基板全面にわたって照射してもよいし、所望部分にのみ選択的に照射してもよい。

同様に窒素、硫黄などをイオン化して注入すれば、窒化、硫化させることも

できる。

(1-d) プラズマへの接触--

酸素をプラズマ化し、マスク保護した基板から露出した金属や透明電極材料など抵抗率の低い材料からなる共通層部分に接触させ、酸化する。

5 又は、水素をプラズマ化し、共通層部分に接触させ、還元する。

同様に、窒素などのプラズマを用いれば、共通層部分を窒化させることもできる。

(2-a) アニーリング--

加熱や、加熱後の冷却条件により、結晶構造を変化させる。例えば、共通層

10 部分にCW(continuous wave)レーザなどを部分的に照射することにより、照射部分を加熱し、結晶構造を変化させることができる。

(3-a) イオン注入--

ドナー、アクセプタとなる材料をイオン化して、ビーム状にして加速、注入することで、共通層部分にイオンをドーピングすることができる。

15 (3-b) 溶液によるドープ又はアンドープ--

ポリアニリンなど酸化状態によって、抵抗が変化する有機材料が知られている。マスク保護した基板から露出したこのような有機材料からなる共通層部分は、酸性溶液に浸漬することにより酸がドープされ、抵抗が低くなる。逆に酸がドープされた状態で、アルカリ溶液（水でも同様の効果がある場合がある）

20 に浸漬すれば酸がアンドープされ、共通層部分の抵抗が高くなる。

同様に、ドナー又はアクセプタとなる元素を含む溶液中に浸漬することで、イオンドーピングと同様にドープすることもできる。

本発明による有機EL素子を作製するには、共通層を高抵抗部、低抵抗部にパターニング又は分離しなくてはならない。このパターニングは、例えば以下の（A）及び（B）方法によって行うことができる。

（A）局所的に高抵抗化（低抵抗化）処理する（図9）。

5 図9Aに示すように、基板1上に、導体又は半導体を含有し所定の抵抗率を有する共通層20を形成し、必要な部分にのみ高抵抗化（低抵抗化）処理を行う。例えば、図9Bに示すように、集光したレーザビームを部分的に照射するなどする。前述した、レーザビーム、イオンビームなどを用いる方法では、処理範囲が狭い場合が多く、この方法によると、ビームと基板を相対移動させる  
10 ことが出来るので、生産効率が高い場合が多い。マスクを形成せずに処理できる。

（B）共通層にマスクを施し、基板への高抵抗化（低抵抗化）処理を行う（図10）。

図10Aのように、基板1上に、導体又は半導体を含有し所定の抵抗率を有する共通層20を形成し、処理を行いたくない部分にマスクM（例えばフォトレジストなど）を形成して（図10B）、基板の略全面に処理（図10C）を行った後、マスクを除去する（図10D）。この結果、処理はマスクで覆わなかつた部分にだけ行われる。マスクにフォトレジストを用いれば、微細なパターニングが可能である。

20 [実施例1]

以下の手順で、本発明による有機EL素子を作製した。

ガラス基板上に、有機溶媒に溶解し酸をドープしたポリアニリン誘導体の塗

布液をスピンドルコートした。続いて、基板をホットプレートにて加熱、溶媒を蒸発させて基板の略全面に膜厚100nmのポリアニリン膜の共通層を形成した。このポリアニリン膜のシート抵抗を測定したところ、 $1 \times 10^5 \Omega/\square$ のオーダーであった。

5 基板のポリアニリン膜の共通層上に、東京応化製フォトレジストAZ6112を、2mm幅のライン2本、ライン間ギャップ1mm、のストライプ状にパターンのマスクを形成した。

上記マスク形成工程において、TMAH (Tetramethyl ammonium hydroxide) 水溶液などのアルカリ現像液によるレジスト現像時に、ポリアニリン膜の脱ドープが行われ、開口（ギャップ）部分ではポリアニリン膜が緑から青色に変色した（ライン高抵抗部生成）。すなわち、レジストパターン形成時に高抵抗化処理が行われたため、特に、別途、高抵抗化処理を行う必要はなかった。

高抵抗部のシート抵抗を測定したところ、 $1 \times 10^{10} \Omega/\square$ のオーダーであった。

15 フォトレジストマスクをエタノールにより溶解除去した。

マスク除去した基板ポリアニリン膜上に、有機機能層として $\alpha$ -NPDを膜厚70nmで、Alq3を膜厚60nmで、金属マスクを用いた蒸着法により形成した。

更に第2電極として、金属マスクを用いた蒸着法により、Alq3膜上に、  
20 Al-Li合金を膜厚100nm、2mm幅のストライプ1本の形状（ライン高抵抗部に直交した）に形成し、本発明による有機EL素子を完成させた。

作製した素子の第1電極をプラス、第2電極をマイナスとして、約5Vの電

圧を印加したところ、明るい緑色に発光が見られた。プラスの電極端子を2本の第1電極に交互に接続したところ、それぞれに対応する画素が一つずつ、独立して発光することが確認された。

[実施例2]

5 以下のような手順で、本発明による有機EL素子を作製した。

スパッタ法により、ガラス基板上にITOを膜厚150nmで共通層として成膜した。

このようにして成膜したITO膜の共通層のシート抵抗は、8Ω/□であった。

10 基板のITO膜の共通層上に、東京応化製フォトレジストAZ6112を用いて、ライン数480本からなるストライプ状にパターンのマスクを形成した。ストライプ状のフォトレジストマスクは、ライン幅120μm、ギャップ10μm、(ピッチ130μm)であった。

15 基板のフォトレジストマスク側に、イオン化した酸素を加速して照射して、マスク開口(ギャップ)部分からITO膜の共通層部分へ酸素イオンを注入した。

このようにして酸素イオンを注入し、ITO膜酸素イオン注入部分(ライン高抵抗部)のシート抵抗を $1 \times 10^{12}\Omega/\square$ のオーダーに高めることができた。

フォトレジストマスクをアセトンにより溶解除去した。

20 マスク除去した基板を洗浄し、ITO膜の共通層上に、有機機能層としてα-NPDを膜厚70nmで、Alq3を膜厚60nmで、金属マスクを用いた蒸着法により形成した。

更に、金属マスクを用いた蒸着法により、第2電極として、Alq3膜上に、Al-Li合金を膜厚100nm、ライン幅250μm、ギャップ140μm、(ピッチ390μm)ストライプ120本(ライン高抵抗部に直交した)の形状に形成した。

5 更に、第2電極及びAlq3膜(基板の表示領域)の上に、素子を大気中の水分などから守る保護膜としてSiONをプラズマCVD法により膜厚3μmで形成し、480×120の画素からなる本発明による有機EL素子を完成した。

#### [比較例1]

10 第1電極の形成を以下のようにした以外は、発光機能層、第2電極、保護膜を実施例1と同様に作製し、従来の有機EL素子を作製した。

ガラス基板上にITO膜を膜厚150nmでスパッタ法により成膜した。

15 基板のITO膜上に、東京応化製フォトレジストAZ6112を、ライン数256本からなるストライプ状にパターンのマスクを形成した。ストライプ状のフォトレジストマスクは、ライン幅120μm、ギャップ10μm、(ピッチ130μm)であった。

かかる基板を、塩化第2鉄水溶液と塩酸の混合液中に浸漬し、レジストに覆われていない部分のITOをエッチングした。

フォトレジストマスクをアセトンにより溶解除去し、第1電極を形成した。

20 [パネルの全点灯試験]

実施例2、比較例1で作製したパネルを所望の駆動回路に接続し、1時間の連続全点灯を行った。1時間後、それぞれのパネルの発光状態を観察すると、

実施例 2 で作製したパネルは問題なく全画素が点灯していたが、比較例 1 で作製したパネルは、21 個の画素が非点灯となつた。非点灯の画素を観察したところ、ITO エッジの部分に、第 1 電極と第 2 電極がショートしたと思われる跡が見られた。

5 この結果から、本発明の実施例 2 では、比較例 1 と比較し、ほぼ同じ工程数で、ショートによる不良が少ない有機EL 素子を作製できることが確認された。

第 1 電極を平滑化処理すると、ショート防止に更に効果的である。平滑化処理としては、例えば、研磨剤を用いた機械的研磨、薬液を用いた化学的研磨、あるいはこの二つを組み合わせた MCP (メカノケミカル研磨) などがある。

10 平滑化処理を行うのは、高抵抗化 (又は低抵抗化) 処理の後でも、前でもよい。ただし、高抵抗化 (又は低抵抗化) 処理が体積変化、つまり膜厚変化を伴い、低抵抗部と高抵抗部に 1 nm オーダー以上の段差が生じる場合は、高抵抗化 (又は低抵抗化) 処理の後に平滑化処理をする方が望ましい。

また、第 1 電極の抵抗が高い場合、図 11 のように、基板 1 上の低抵抗部 2 15 の予定部位に予め補助電極 23 を形成してもよい。補助電極 23 としては、Al、Ag、Pt、Au、Pd、Cr、Ti、Mo などの金属、又は、これらの合金や積層膜を用いることができる。ショートを防ぐため、補助電極 23 によるエッジ段差はできるだけ低く、なめらかにすることが望ましい。そのためには、補助電極 23 のエッジの断面が順テーパとなるようにする、共通層を段 20 差被膜性の良好な成膜法、例えば、スパッタ法、CVD 法で形成する。

さらに、図 12 のように、基板 1 上の低抵抗部 22 の予定部位に予め補助低抵抗部 32 を形成してもよい。そのためには、共通層 20 の成膜の前に補助共

通層 3 0 を基板 1 上に成膜し、高抵抗化（又は低抵抗化）処理を行って、補助高抵抗部 3 1 及び補助低抵抗部 3 2 を高抵抗部 2 1 及び低抵抗部 2 2 の直下に接続されるように予め形成する。補助高抵抗部 3 1 及び補助低抵抗部 3 2 からなる補助共通層 3 0 を設けることにより、エッジ段差の問題は解消する。

5 またさらに、図 1 3 のように、低抵抗部 2 2（第 1 電極）間のギャップ（高抵抗部）が広い部分では、ギャップ全ての領域を高抵抗化する必要はなく、図 1 3 のように低抵抗部 2 2（第 1 電極）両側の縁部分のみ高抵抗化してもよい。すなわち、低抵抗部 2 2 に接合する細幅の高抵抗部 2 1 a と、それらの間に無接続の低抵抗部 2 2 a とを形成してもよい。前述した高抵抗化を局部的に行う  
10 方法で第 1 電極パターンを形成する場合、図 1 3 の構造だと高抵抗化する部分が少くなり、パターニングをより短時間に行うことができ、特にこの構造（低抵抗部 2 2 と、細幅の高抵抗部 2 1 a と、それらの間の無接続の低抵抗部 2 2 a とからなる共通層 2 0）が有効である。

また、図 1 4 のように、表示部以外でショートの危険性のない部分、例えば  
15 外部への引き出し配線部分 W など、に関しては、従来通り第 1 電極パターンを独立して島状、例えばエッチング法により形成してもよい。基板 1 上の導体又は半導体を含有する共通層 2 0 は、高抵抗部 2 1 と低抵抗部 2 2（第 1 電極）とからなり、高抵抗部 2 1 は接合した低抵抗部 2 2 を囲繞するように形成され  
て、低抵抗部 2 2 は引き出し配線部分 W に接続されている。この場合、第 1 電  
20 極のエッチング、高抵抗化（又は低抵抗化）処理、と 2 つの工程が必要となるが、絶縁膜が不要になる、ショートを防止できる、などのメリットがある。

またさらに、図 1 5 のように、本発明を第 2 電極にも適用することができる。

すなわち、有機EL表示パネルは、例えば、ガラス、プラスチックなどの透明な基板1上に、個別の第1電極200と、有機機能層3と、第2共通層40とが順次積層されて構成され、第2共通層40は同一の導体又は半導体を含有する。第2共通層40は、高抵抗部41と、高抵抗部より低い抵抗率の低抵抗部42とからなり、低抵抗部42が第2電極として機能し、高抵抗部41が低抵抗部42を囲繞するように接合している。この場合、第1電極200の段差に関わるショートの防止という効果は少ないが、第2共通層40まで合わせた全膜厚の段差が小さくなり、その後成膜される保護膜をなめらかに形成できるメリットがある。

10 また、上記では本発明を有機EL素子に応用した例を述べたが、同様の構造の素子、例えば無機EL素子などにも応用できる。さらに上述した実施例においては、単純マトリクス表示タイプの有機EL表示パネルを説明したが、本発明はTFT(thin film transistor)などを用いたアクティブマトリクス表示タイプの有機EL表示パネルにも応用できる。

15 本発明により、従来と比較し、ほぼ同じ工程数で、ショートによる不良が少ない有機EL素子を作製できる。具体的に、本発明による有機EL素子は、基板に近い電極のエッジ部分でショートが生じにくい。

また、本発明により、基板に近い電極の絶縁膜を不要とすることができ、工程が容易になり、絶縁層中が素子に悪影響を及ぼし、ダーツスポットが拡大することがない。更に、基板に近い電極と絶縁層が重なりも生じないので、開口率が高く、高輝度なディスプレイを実現できる。

また、マスクをフォトリソグラフィーなどで行うなど、基板に近い電極を精

度よくパターン形成でき、画素の小さい、高精細なディスプレイを実現できる。

また、特許文献 2 と比較して、基板に近い電極間のギャップの充填材料と当該電極の形成を同時に行うことになり、工程が複雑とならずに、当該電極の段差を解消できる。

5 また、第 1 電極パターン、第 2 電極パターン、絶縁膜パターンなどによる段差が小さくなるので、素子を保護膜によって封止する際、保護膜を高低差の少なくなめらかに形成しやすくなり、素子作製の歩留まりが高く、耐久性の高い素子を提供できる。

## 請求の範囲

1. 各々が第1及び第2表示電極並びに前記第1及び第2表示電極間に挟持かつ積層された少なくとも1層の有機化合物からなる発光層を含む有機機能層からなる複数の有機エレクトロルミネッセンス素子と、前記複数の有機エレクトロルミネッセンス素子を担持する基板と、からなる有機エレクトロルミネッセンス表示パネルであつて、前記第1及び第2表示電極の少なくとも一方の電極は前記複数の有機エレクトロルミネッセンス素子に共通して形成された共通層からなり、前記共通層が前記有機エレクトロルミネッセンス素子に対応する低抵抗部と前記低抵抗部に接合しこれより高い抵抗率を有する高抵抗部とからなることを特徴とする有機エレクトロルミネッセンス表示パネル。  
2. 前記低抵抗部は、 $1 \times 10^6 \Omega / \square$ 以下のシート抵抗を有することを特徴とする請求項1に記載の有機エレクトロルミネッセンス表示パネル。  
3. 前記高抵抗部は、 $1 \times 10^6 \Omega / \square$ 以上のシート抵抗を有することを特徴とする請求項1又は2に記載の有機エレクトロルミネッセンス表示パネル。  
4. 前記低抵抗部及び前記高抵抗部は共通する主成分を含有することを特徴とする請求項1に記載の有機エレクトロルミネッセンス表示パネル。  
5. 前記低抵抗部と前記高抵抗部のシート抵抗の差が、2桁以上であることを特徴とする請求項1～3のいずれかに記載の有機エレクトロルミネッセンス表示パネル。  
6. 前記高抵抗部は、添加成分として酸素及び窒素の少なくとも1成分

を含有しつつ前記低抵抗部よりも酸素及び窒素の少なくとも 1 成分の含有量が多いことを特徴とする請求項 1 ~ 4 のいずれかに記載の有機エレクトロルミネッセンス表示パネル。

7. 前記高抵抗部は、ドナー又はアクセプタを含有しつつ前記低抵抗部よりも前記ドナー又はアクセプタの含有量が少ないことを特徴とする請求項 1 ~ 4 のいずれかに記載の有機エレクトロルミネッセンス表示パネル。

8. 前記高抵抗部は、非結晶又は多結晶構造を有しつつ前記低抵抗部よりも前記結晶構造の粒界の存在量が多いことを特徴とする請求項 1 ~ 4 のいずれかに記載の有機エレクトロルミネッセンス表示パネル。

10 9. 各々が第 1 及び第 2 表示電極並びに前記第 1 及び第 2 表示電極間に挟持かつ積層された少なくとも 1 層の有機化合物からなる発光層を含む有機機能層からなる複数の有機エレクトロルミネッセンス素子と、前記複数の有機エレクトロルミネッセンス素子を担持する基板と、からなる有機エレクトロルミネッセンス表示パネルの製造方法であって、導電性を有する共通層を形成する工程と、前記共通層の前記抵抗率より高い抵抗率の高抵抗部を部分的に生成して、前記高抵抗部より低い抵抗率の低抵抗部を画定して、前記低抵抗部を前記第 1 及び第 2 表示電極の少なくとも一方として形成する高抵抗化処理工程と、を含むことを特徴とする有機エレクトロルミネッセンス表示パネルの製造方法。

10. 前記高抵抗化処理工程は、前記基板を酸素又は窒素雰囲気に配置して、前記共通層を部分的に酸化又は窒化させる処理を含むことを特徴とする請求項 9 に記載の製造方法。

11. 前記共通層はドナー又はアクセプタを含有し、前記高抵抗化処理

工程は前記ドナー又はアクセプタを部分的にアンドープする処理を含むことを特徴とする請求項 9 に記載の製造方法。

12. 前記共通層は非結晶又は多結晶構造を有し、前記高抵抗化処理工程は前記共通層を部分的にアニーリングする工程を含み、前記結晶構造の粒界の存在量を前記低抵抗部よりも増加せしめる処理を含むことを特徴とする請求項 9 に記載の製造方法。

13. 各々が第 1 及び第 2 表示電極並びに前記第 1 及び第 2 表示電極間に挟持かつ積層された少なくとも 1 層の有機化合物からなる発光層を含む有機機能層からなる複数の有機エレクトロルミネッセンス素子と、前記複数の有機エレクトロルミネッセンス素子を担持する基板と、からなる有機エレクトロルミネッセンス表示パネルの製造方法であって、高抵抗な共通層を形成する工程と、前記共通層の前記抵抗率より低い抵抗率の低抵抗部を部分的に生成して、前記低抵抗部より高い抵抗率の高抵抗部を画定して、前記低抵抗部を前記第 1 及び第 2 表示電極の少なくとも一方として形成する低抵抗化処理工程と、を含むことを特徴とする有機エレクトロルミネッセンス表示パネルの製造方法。

14. 前記低抵抗化処理工程は、前記基板を還元雰囲気に配置して、前記共通層を部分的に還元させる処理を含むことを特徴とする請求項 13 に記載の製造方法。

15. 前記低抵抗化処理工程は前記ドナー又はアクセプタを部分的にドープする処理を含むことを特徴とする請求項 13 に記載の製造方法。

16. 前記共通層は非結晶又は多結晶構造を有し、前記低抵抗化処理工程は前記共通層を部分的にアニーリングする工程を含み、前記結晶構造の粒界

の存在量を前記高抵抗部よりも減少せしめる処理を含むことを特徴とする請求項 1 3 に記載の製造方法。

17. 各々が第 1 及び第 2 表示電極並びに前記第 1 及び第 2 表示電極間に挿持かつ積層された少なくとも 1 層の有機化合物からなる発光層を含む有機機能層からなる複数の有機エレクトロルミネッセンス素子と、前記複数の有機エレクトロルミネッセンス素子を担持する基板と、からなる有機エレクトロルミネッセンス表示パネルの製造方法であって、導電性を有する共通層を形成する工程と、

前記共通層の前記抵抗率より高い抵抗率の高抵抗部を部分的に生成して、前記高抵抗部より低い抵抗率の低抵抗部を画定する高抵抗化処理工程と、

前記低抵抗部において前記共通層の前記抵抗率より低い抵抗率の第 2 低抵抗部を部分的に生成して、前記第 2 低抵抗部を前記第 1 及び第 2 表示電極の少なくとも一方として形成する低抵抗化処理工程と、を含むことを特徴とする有機エレクトロルミネッセンス表示パネルの製造方法。

18. 前記高抵抗化処理工程は、前記基板を酸素又は窒素雰囲気に配置して、前記共通層を部分的に酸化又は窒化させる処理を含むことを特徴とする請求項 1 7 に記載の製造方法。

19. 前記共通層はドナー又はアクセプタを含有し、前記高抵抗化処理工程は前記ドナー又はアクセプタを部分的にアンドープする処理を含むことを特徴とする請求項 1 7 に記載の製造方法。

20. 前記共通層は非結晶又は多結晶構造を有し、前記高抵抗化処理工程は前記共通層を部分的にアニーリングする工程を含み、前記結晶構造の粒界

の存在量を前記低抵抗部よりも増加せしめる処理を含むことを特徴とする請求項17に記載の製造方法。

21. 前記低抵抗化処理工程は、前記基板を還元雰囲気に配置して、前記低抵抗部を部分的に還元させる処理を含むことを特徴とする請求項17に記載の製造方法。

22. 前記低抵抗化処理工程は前記ドナー又はアクセプタを部分的にドープする処理を含むことを特徴とする請求項17に記載の製造方法。

23. 前記共通層は非結晶又は多結晶構造を有し、前記低抵抗化処理工程は前記低抵抗部を部分的にアニーリングする工程を含み、前記結晶構造の粒界の存在量を前記低抵抗部よりも減少せしめる処理を含むことを特徴とする請求項17に記載の製造方法。

1/9

図 1

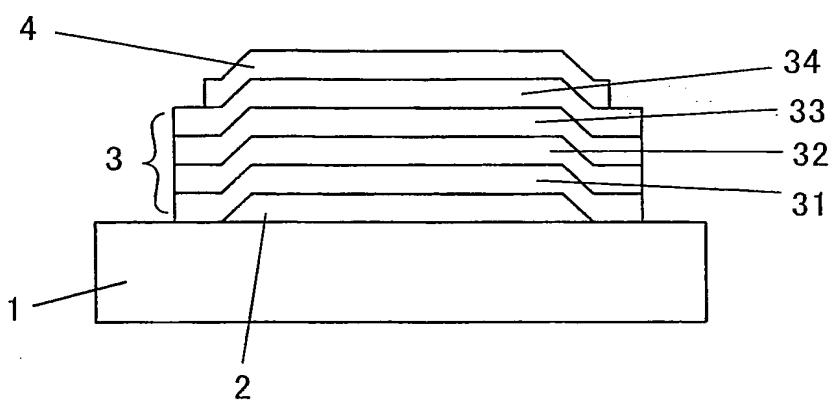


図 2

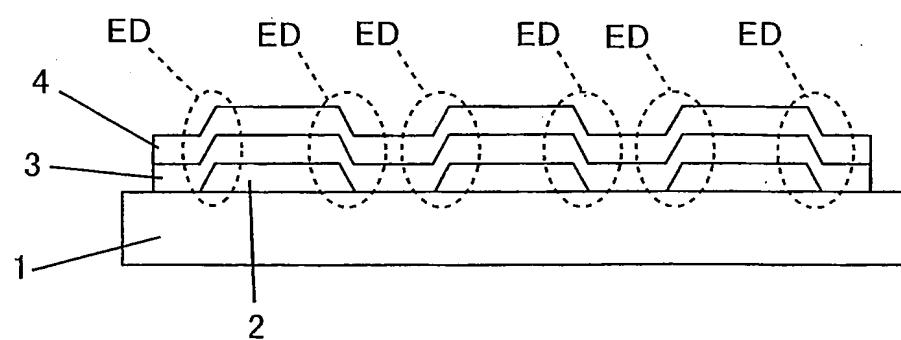


図 3

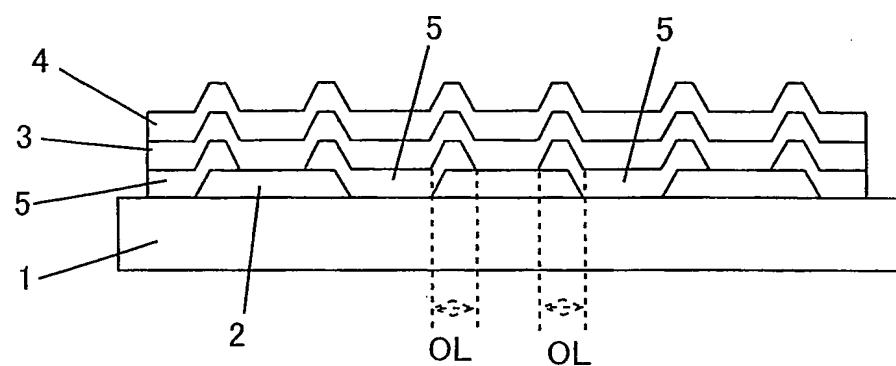
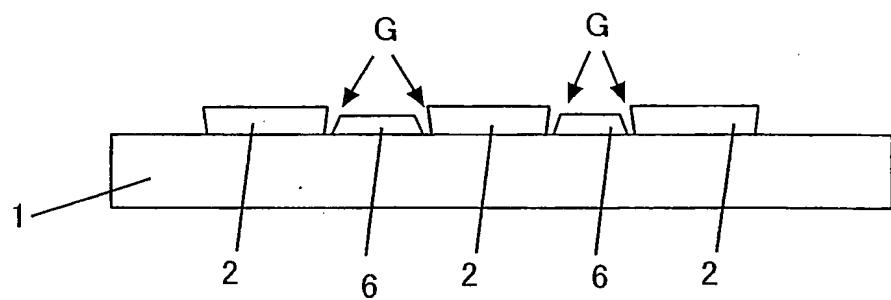


図 4



3/9

図 5

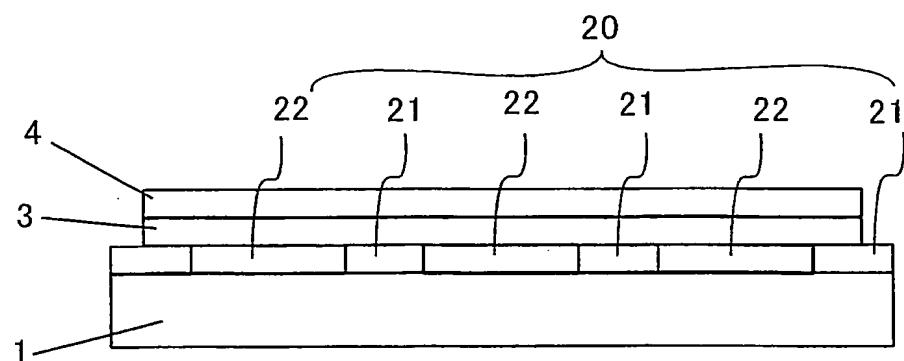


図 6

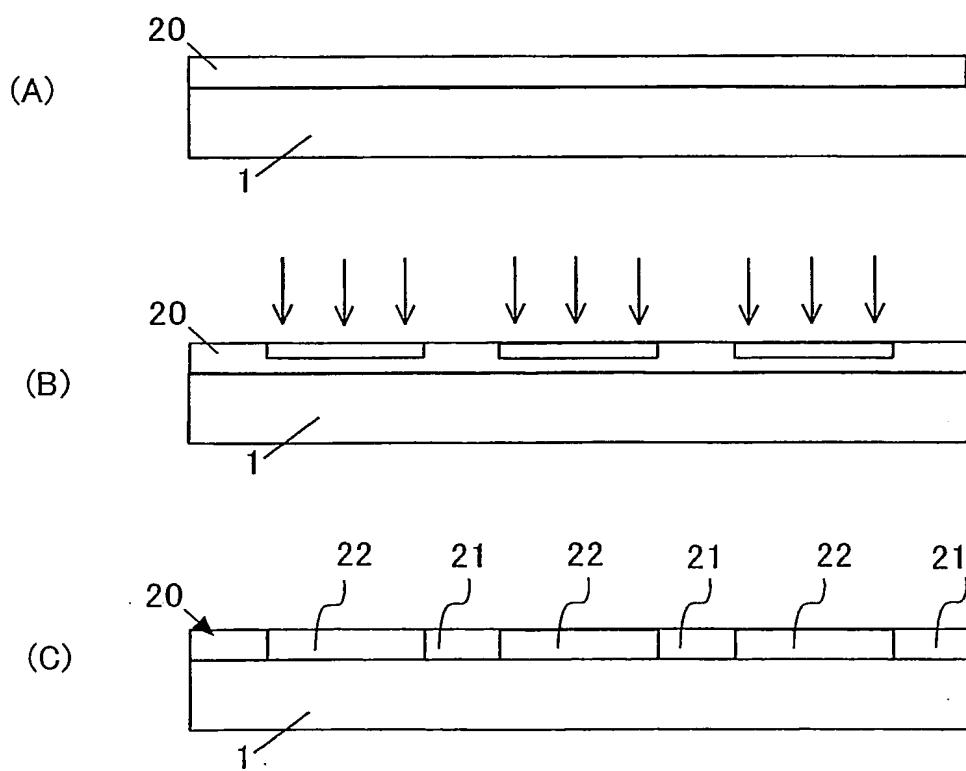


図 7

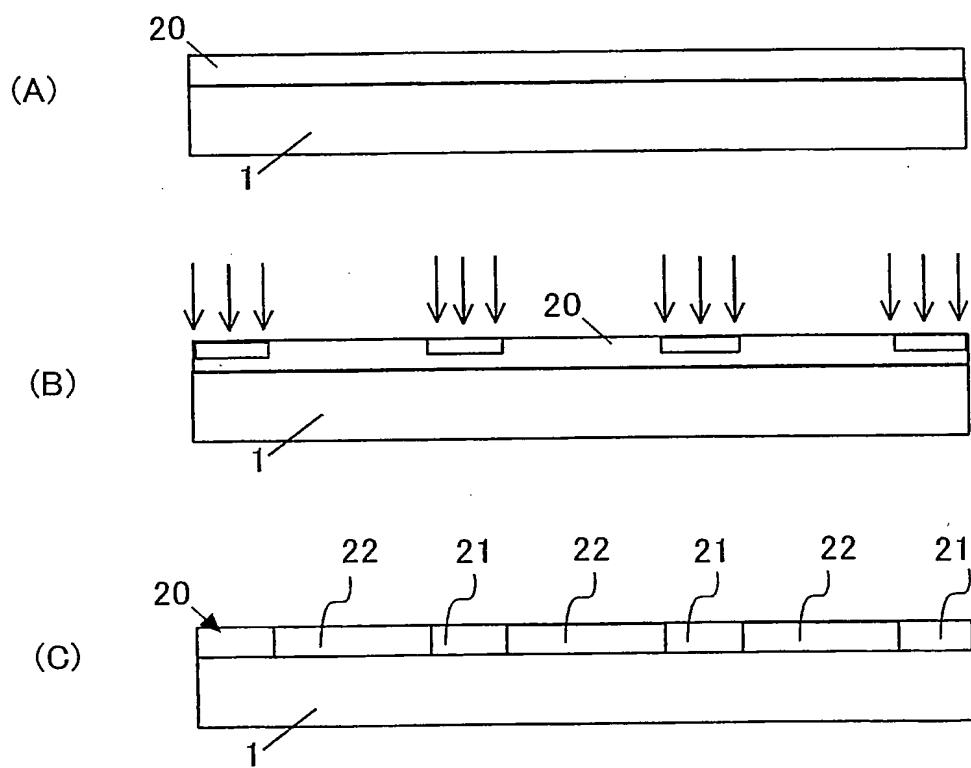


図 8

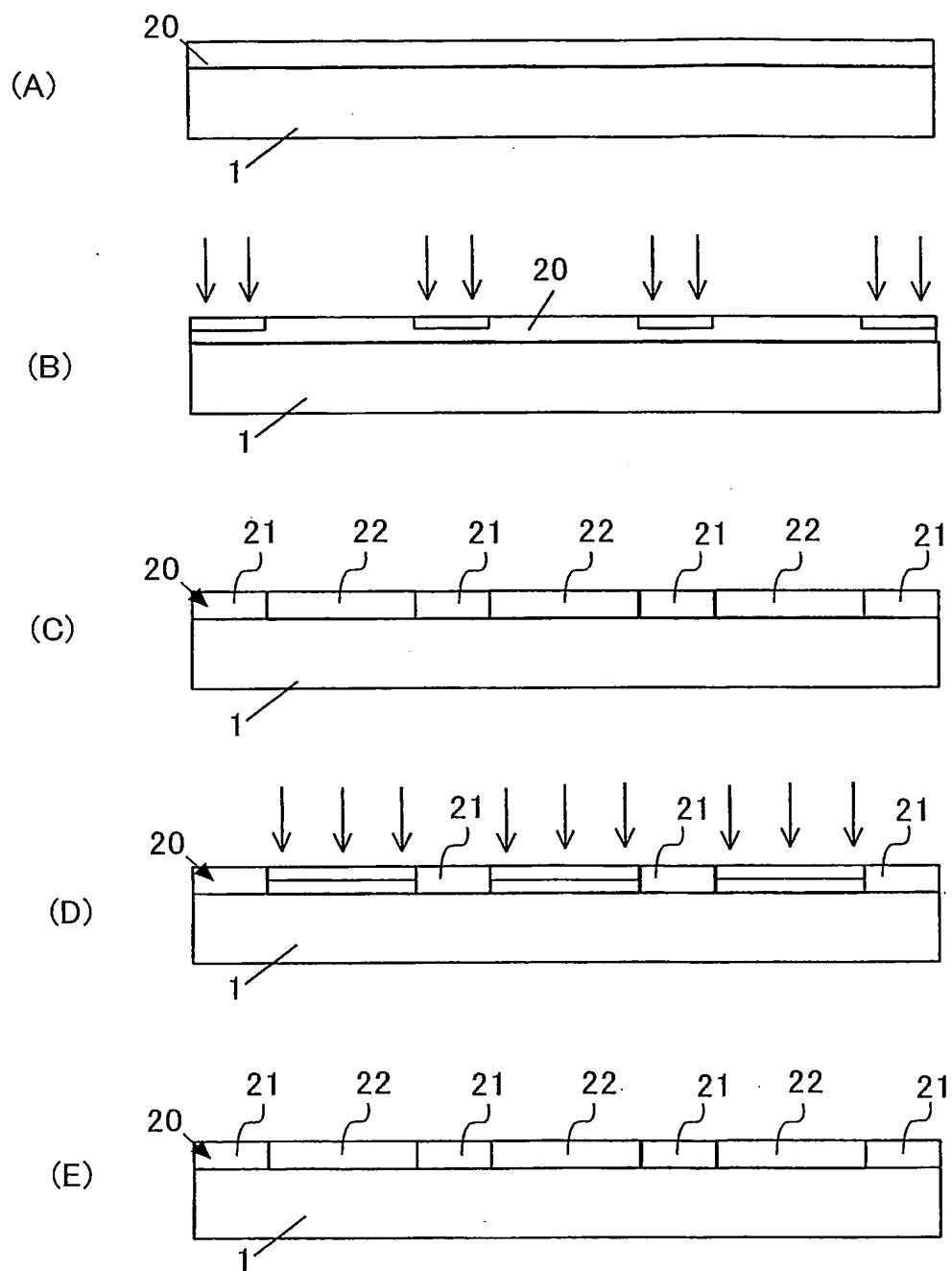


図 9

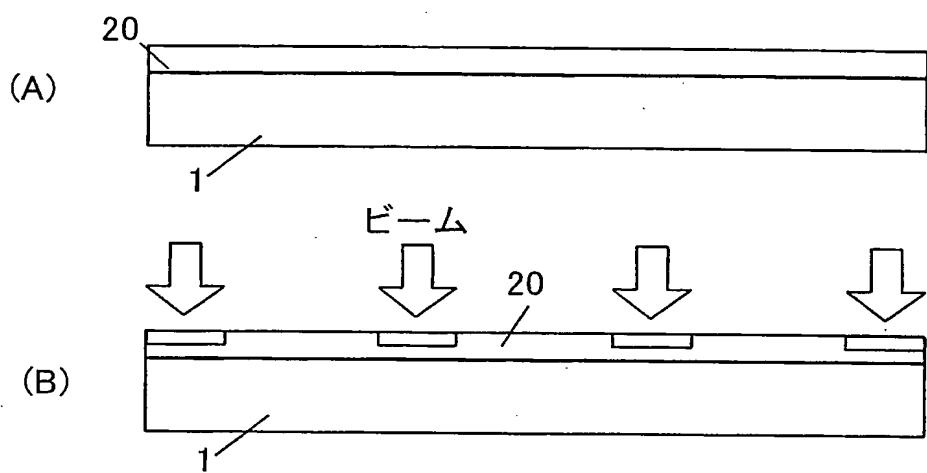


図 1 0

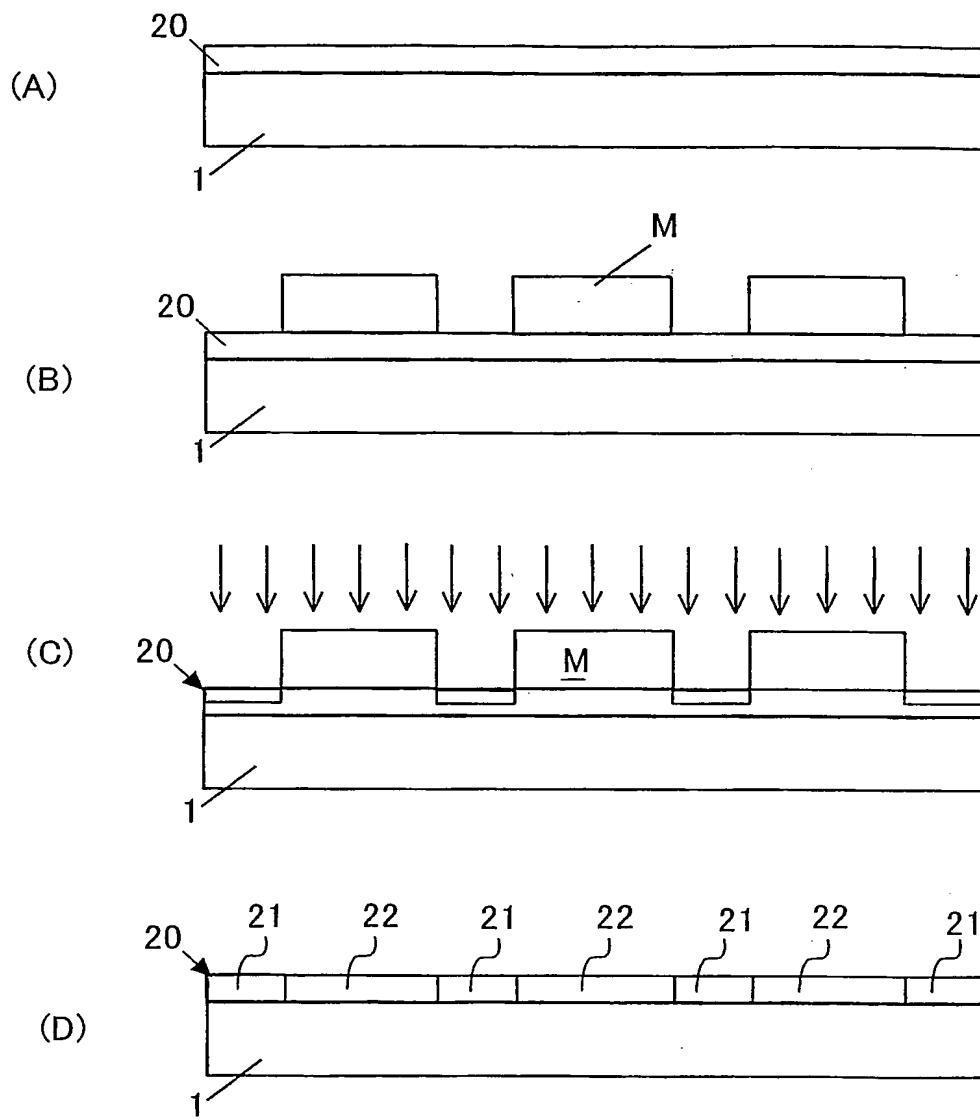


図 1 1

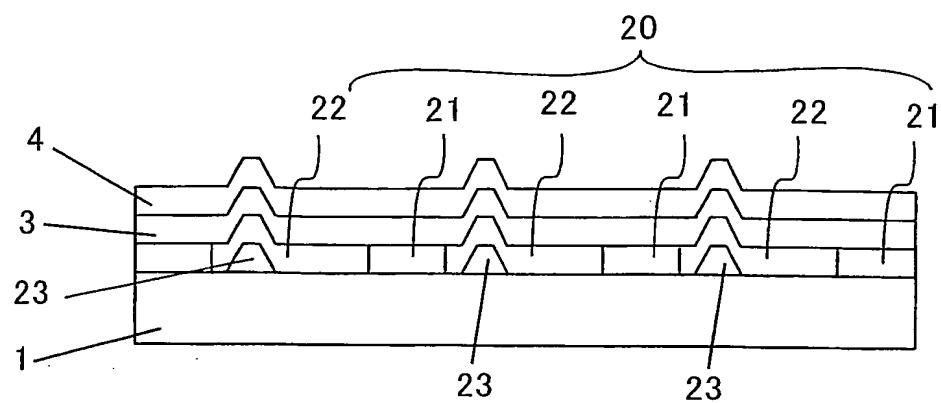


図 1 2

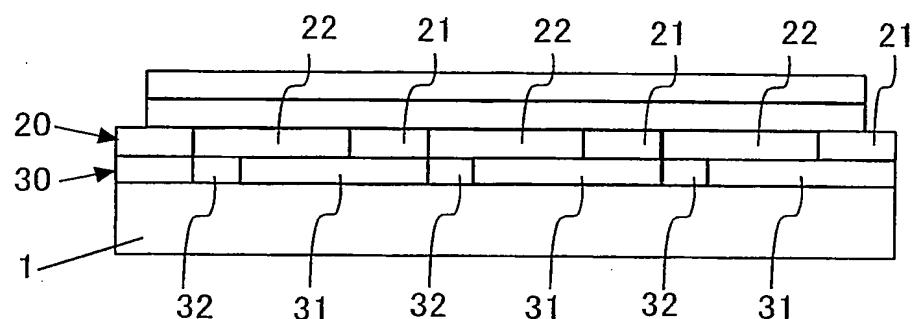


図 1 3

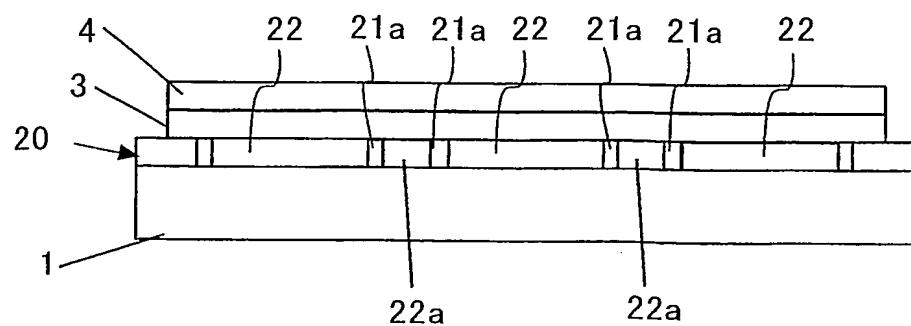


図 1 4

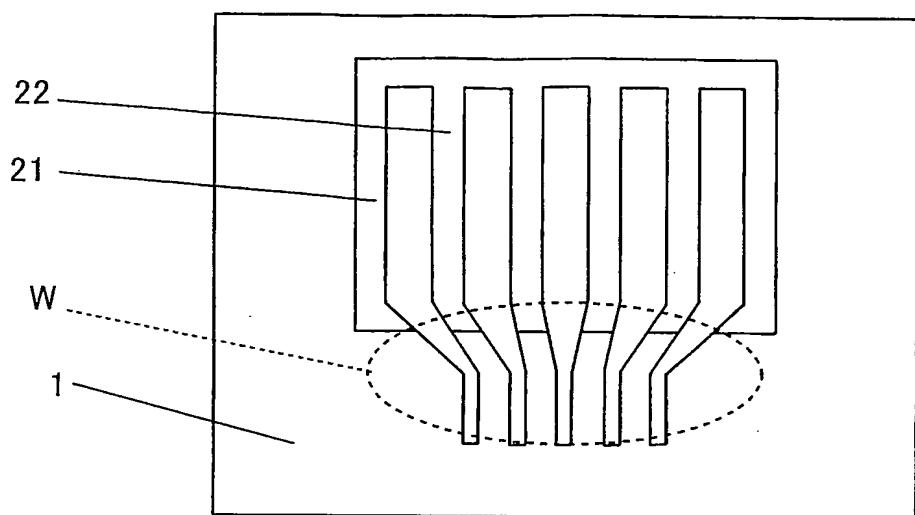
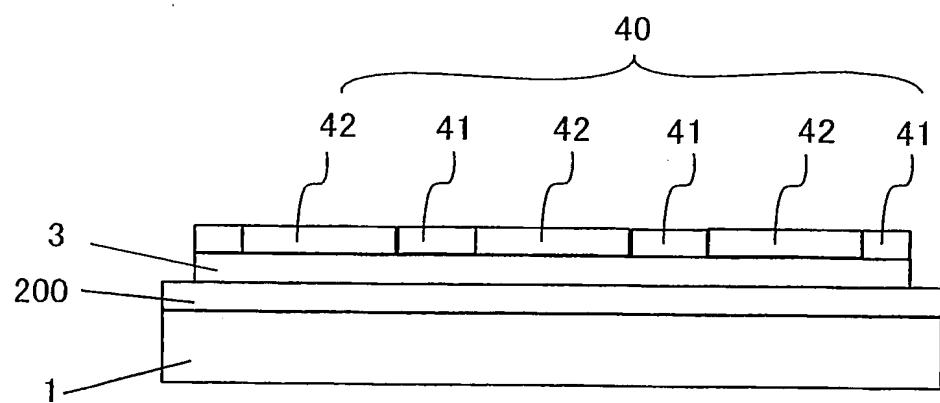


図 1 5



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2004/009790

## A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl<sup>7</sup> H05B33/26

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl<sup>7</sup> H05B33/00-28

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1926-1996	Toroku Jitsuyo Shinan Koho	1994-2004
Kokai Jitsuyo Shinan Koho	1971-2004	Jitsuyo Shinan Toroku Koho	1996-2004

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 61-151996 A (Hitachi, Ltd.), 10 July, 1986 (10.07.86), Full text; all drawings (Family: none)	1-6, 8-10, 14
X	JP 11-329751 A (Sanyo Electric Co., Ltd.), 30 November, 1999 (30.11.99), Fig. 1 (Family: none)	1-3, 5
X	JP 02-162684 A (Komatsu Ltd.), 22 June, 1990 (22.06.90), Full text; all drawings (Family: none)	1-5, 7, 13, 15

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	
"A" document defining the general state of the art which is not considered to be of particular relevance	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"E" earlier application or patent but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"O" document referring to an oral disclosure, use, exhibition or other means	"&" document member of the same patent family
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search  
29 October, 2004 (29.10.04)Date of mailing of the international search report  
16 November, 2004 (16.11.04)Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No. PCT/JP2004/009790
--

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 05-6793 A (Matsushita Electric Industrial Co., Ltd.), 14 January, 1993 (14.01.93), Par. No. [0010] (Family: none)	1-6, 8-10
X	JP 10-308286 A (Idemitsu Kosan Co., Ltd.), 17 November, 1998 (17.11.98), Example 3; Fig. 5 (Family: none)	1-3, 5-6, 8-10
X	JP 2001-506393 A (Philips Electronics N.V.), 15 May, 2001 (15.05.01), Claims 6 to 7 & WO 1996/08047 A1	1-5, 9-11
A	JP 11-195491 A (Pioneer Electronic Corp.), 21 July, 1999 (21.07.99), Full text; all drawings (Family: none)	1-5, 7-9, 11-13, 15-16

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. C17 H05B33/26

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. C17 H05B33/00-28

## 最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1926-1996年
日本国公開実用新案公報	1971-2004年
日本国登録実用新案公報	1994-2004年
日本国実用新案登録公報	1996-2004年

## 国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 61-151996 A (株式会社日立製作所) 1986.07.10, 全文全図 (ファミリなし)	1-6, 8-10, 14
X	JP 11-329751 A (三洋電機株式会社) 1999.11.30, 第1図 (ファミリなし)	1-3, 5

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

- 「A」特に関連のある文献ではなく、一般的技術水準を示すもの
- 「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
- 「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
- 「O」口頭による開示、使用、展示等に言及する文献
- 「P」国際出願日前で、かつ優先権の主張の基礎となる出願

## の日の後に公表された文献

- 「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
- 「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
- 「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
- 「&」同一パテントファミリー文献

## 国際調査を完了した日

29.10.2004

## 国際調査報告の発送日

16.11.2004

## 国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

## 特許庁審査官 (権限のある職員)

里村 利光

2V 9314

電話番号 03-3581-1101 内線 3271

C (続き) 関連すると認められる文献		関連する請求の範囲の番号
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	
X	JP 02-162684 A (株式会社小松製作所) 1990. 06. 22, 全文全図 (ファミリなし)	1-5, 7, 13, 15
X	JP 05-6793 A (松下電器産業株式会社) 1993. 01. 14, 段落【0010】 (ファミリなし)	1-6, 8-10
X	JP 10-308286 A (出光興産株式会社) 1998. 11. 17, 実施例3及び第5図 (ファミリなし)	1-3, 5-6, 8-10
X	JP 2001-506393 A (フィリップスエレクトロニクスネムローゼフェンノートシャップ) 2001. 05. 15, 請求項6乃至7 & WO1996/08047 A1	1-5, 9-11
A	JP 11-195491 A (パイオニア株式会社) 1999. 07. 21, 全文全図 (ファミリなし)	1-5, 7-9, 11-13, 15-16